第四课：MOSFET特性

Tuesday, 10 September, 2019 05:44

1. 栅电容(栅氧化区电容)：$C_{ox} = \frac{\varepsilon_{ox}}{t_{ox}}, C_G = C_{ox}A_G$；
2. MOSFET开关特性：nMOS高电平开关，pMOS低电平开关；
3. nMOS传输特性：强逻辑“0”，弱逻辑“1”，电压传输范围$[0, V_{DD} - V_{Tn}]$；
4. pMOS传输特性：
   a. 导通所要求的源-栅电压最小值$V_{SGp} = |V_{Tp}|$；
   b. 强逻辑“1”，弱逻辑“0”，电压传输范围$[V_{DD}, V_{Tp}]$；
5. CMOS：互补对金属氧化物半导体；
6. V_{SW}:电压摆幅；
7. MOS静态特性：
   a. 场效应：可通过改变栅电压V_G来控制通过FET的电流；
   b. 单位面积氧化层电容：$C_{ox} = \frac{\varepsilon_{ox}}{t_{ox}}$；
   c. 对于pMOS来说，漏电流：I_{Dn}，栅源电压：V_{GSn}，漏源电压：V_{DSn}；
   d. 此时，漏电流是栅源电压和漏源电压的函数：$I_{Dn} = I_{Dn}(V_{GSn}, V_{DSn})$；
8. 阈值电压的成因：
   a. 表面电荷密度Q_s：用来表示场效应(Field Effect)；
      i. $Q_s = -C_{ox}V_G$，(其中包括不同种类的电荷，取决于栅压，较为复杂);
   b. 耗尽区电荷Q_B：Bulk (depletion) charge；
   c. 表面电荷性质取决于外加栅压大小；
   d. 体电荷密度Q_B：$Q_B = -\sqrt{2q\varepsilon_{si}N_A\phi_s}, \varepsilon_{si} = 11.8\varepsilon_0, Q_B = -C_{ox}V_{ox}$；
   e. 耗尽区宽度：$x_d = \sqrt{\frac{2\varepsilon_{si}\phi}{qN_A}}$；
9. 电子电荷层的形成：
   a. 当：$V_G > V_{Tn} = 2\phi_F = 2\phi_T \ln\frac{N_A}{n_i}$；
   b. 电子电荷Q_e：是从重掺杂n^+源区被拉到反型层，此时$Q_S = Q_B + Q_e$；
   c. 阈值电压V_T代表了Q_e正好开始形成时的栅电压，即当$V_G = V_{Tn}$时$Q_e = 0, Q_e = -C_{ox}(V_G - V_{Tn})$；
      i. 注意：当$V_G > V_{Tn}$，$V_B = 0$时，体电荷Q_B不会增加，X_d也不会增加；
10. 体效应：
    a. 当$V_{SB} > 0$时：$|\phi_s| \to |-2\phi_F + V_{SB}|, Q_B = -\sqrt{2q\varepsilon_{si}N_A|-2\phi_F + V_{SB}|}$；
11. 阈值电压：
    a. 体效应影响：$V_T = V_{T0} + \gamma(\sqrt{|-2\phi_F + V_{SB}|} - \sqrt{|-2\phi_F|})$；
    b. 零偏阈值：$V_{T0} = \phi_{ms} - 2\phi_F - \frac{Q_{B0}}{C_{ox}} - \frac{Q_{SS}}{C_{ox}} - \frac{Q_I}{C_{ox}}$；
    c. 体偏置系数：$\gamma = \frac{\sqrt{2q\varepsilon_{Si}N_A}}{C_{ox}}$，表明$V_{SB}$改变所产生的影响；
12. nFET电流-电压：$I_{Dn} = f(V_G, V_{DS})$；
    a. 电流：载流子的漂移速度v_n于电荷的乘积；
    b. I-V表达式(线性工作状态)：
       i. 设W为垂直于电流方向上的沟道宽度：

1) $I_D = -v_n(x)Q_i(x)W$;
2) $v_n = -\mu_n\zeta(x) = \mu_n\frac{dV}{dx}$;
3) $Q_i(x) = -C_{ox}[V_{GS} - V(x) - V_T]$;

ii. $\Rightarrow I_D dx = \mu_n C_{ox} W(V_{GS} - V - V_T)dV$;

iii. 沿沟道长度L积分：$I_D = k_n'\frac{W}{L}\left[(V_{GS} - V_T)V_{GS} - \frac{V_{DS}^2}{2}\right] = k_n[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}]$;

iv. 工艺跨导：$k_n' = \mu_n\frac{\varepsilon_{ox}}{t_{ox}}$，增益因子：$k_n = k_n'\frac{W}{L}$;

c. 饱和区(饱和工作状态)：$I_D = k_n'\frac{W}{L}\left[(V_{GS} - V_T)V_{GS} - \frac{V_{DS}^2}{2}\right] \Rightarrow^{\because V_{DS}=V_{GS}-V_T} \Rightarrow I_D = \frac{k_n'}{2}\frac{W}{L}(V_{GS} - V_T)^2$ ；

d. $V_{GS} - V_T = V_{GT}$;

13. 饱和状态产生的原因：

a. nMOS：加在栅极的电压不变的条件下，加在漏极的电压增加到使栅源电压与漏源电压之差小于阈值电压，即$V_{GS} - V_{DS} < V_T$;

14. 沟长调制：

a. $I_D = I_D'(1 + \lambda V_{DS})$;

b. $\lambda \sim 0.06$;