第六课：MOSFET动态特性(电容)

Tuesday, September 17, 2019 5:47 AM

1. 动态响应取决于：
   a. 本征寄生电容；
   b. 互连线引起的额外电容；
   c. 负载引起的额外电容；
2. 本征(寄生)电容来源：
   a. 基本MOS结构；
   b. 沟道电荷；
   c. 漏和源反向偏置PN结的耗尽区；
3. 除MOS结构电容外，其他两者(沟道电荷、漏源反向偏置PN结的耗尽区电容)都是非线性且随外加电压变化的；
4. MOS结构电容：
   a. x_d：横向扩散，C_o：单位晶体管宽度的覆盖电容；
   b. $C_{GSO} = C_{GDO} = C_{ox}x_dW = C_oW$；
   c. 栅电容包括两部分：$C_{gate} = \frac{\varepsilon_{ox}}{t_{ox}} \cdot WL$，$C_{ox}$其中尽可能大，$T_{ox}$尽可能小；
   d. C_G：沟道+覆盖；
5. 沟道电容：
   a. $C_{GC}(G:Gate,\ C:Channel): C_{GCS}(C_{GS}), C_{GCD}(c_{GD}), C_{GCB}(C_{GB})$；
   b. 截至工作状态下：$C_{GC} = C_{GB} = C_{ox}WL_{eff}$；
   c. 线性工作状态下：$C_{GC} = C_{GS} + C_{GD} = \frac{C_{ox}WL_{eff}}{2} + \frac{C_{ox}WL_{eff}}{2} = C_{ox}WL_{eff}$；
   d. 饱和状态下(近似)：$C_{GC} = \frac{2 \cdot C_{ox}WL_{eff}}{3}$；
6. 结电容(扩散电容)：
   a. 底板PN结(源-体)：N_A, N_D；
      i. $C_{bottom} = C_jWL_S, C_j = \frac{C_{j0}}{\left(1-\frac{V_R}{\phi_0}\right)^{m_j}}$，部分解型：$C_j = \frac{C_{j0}}{\left(1-\frac{V_R}{\phi_0}\right)^{m_j}}$；
      ii. 其中：
         1) C_j:$\frac{F}{cm^2}$，单位面积结电容(掺杂)；
         2) WL_S:结面积；
   b. 侧壁PN结(漏-体)：N_D, N_A^+；