八：确定晶体管的尺寸

Tuesday, October 22, 2019 3:08 PM

1. 串联MOSFET的等效电阻：

$$\left(\frac{W}{L}\right)_{eq} = \frac{1}{\left(\frac{L}{W}\right)_1 + \left(\frac{L}{W}\right)_2 + \cdots}$$

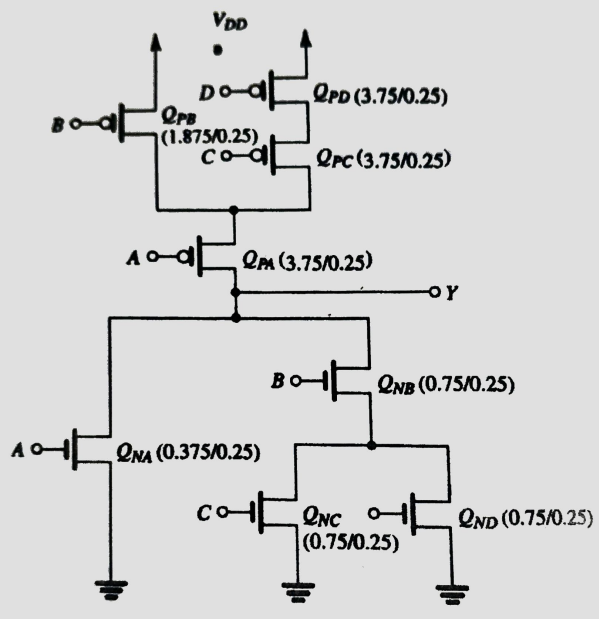
$\because MOSFET$的导通电阻与$\frac{\mathrm{W}}{\mathrm{L}}$成反比

$$\begin{aligned} R_{series} &= r_{DS1} + r_{DS2} + \cdots \\ &= \frac{c}{\left(\frac{W}{L}\right)_1} + \frac{c}{\left(\frac{W}{L}\right)_2} + \cdots \\ &= c\left[\frac{1}{\left(\frac{W}{L}\right)_1} + \frac{1}{\left(\frac{W}{L}\right)_2} + \cdots\right] \\ &= \frac{c}{\left(\frac{W}{L}\right)_{eq}}, \qquad \mathrm{c} \in \mathrm{R} \end{aligned}$$

2. 并联晶体管的等效电阻：

$$\left(\frac{W}{L}\right)_{eq} = \left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2 + \cdots$$

3. 相对与非门，或非门往往需要更大的面积，因此实现CMOS逻辑一般使用与非门；
4. 示例：确定下图中晶体管的$\frac{W}{L}$值。假设基本反相器的$n = 1.5$，$p = 5$，沟道长度是$0.25\mu m$。



解：

考虑PDN，最坏的情况发生在Q_{NB}导通并且Q_{NC}或Q_{ND}导通时(承载电流的通路最长，发热量最大，需要的面积最大)。即在最坏的情况下有两个晶体管串联。因此我们选择Q_{NB}，Q_{NC}和Q_{ND}的宽度是基本反相器的n沟道器件的两倍，所以：

$$Q_{NB}: \frac{W}{L} = 2n = 2\times1.5 = 3 = \frac{0.75\mu m}{0.25\mu m}$$

$$Q_{NC}: \frac{W}{L} = 2n = 2\times1.5 = 3 = \frac{0.75\mu m}{0.25\mu m}$$

$$Q_{\cdots}: \frac{W}{L} = 2n = 2\times1.5 = 3 = \frac{0.75\mu m}{\cdots}$$

Q_{ND}: $\frac{W}{L} = 2n = 2\times1.5 = 3 = \frac{0.375\mu m}{0.25\mu m}$

对于晶体管Q_{NA}，选择$\frac{W}{L}$等于基本反相器的n沟道器件的值：

Q_{NA}: $\frac{W}{L} = n = 1.5 = \frac{0.375\mu m}{0.25\mu m}$

考虑PUN，最坏的情况下Q_{PD}、Q_{PC}和Q_{PA}串联，因此他们中每一个晶体管的$\frac{W}{L}$比值应该是基本反相器的3倍，即$3p$：

Q_{PA}: $\frac{W}{L} = 3n = 3\times5 = 15 = \frac{3.75\mu m}{0.25\mu m}$

Q_{PC}: $\frac{W}{L} = 3n = 3\times5 = 15 = \frac{3.75\mu m}{0.25\mu m}$

Q_{PC}: $\frac{W}{L} = 3n = 3\times5 = 15 = \frac{3.75\mu m}{0.25\mu m}$

最后选择Q_{PB}的$\frac{W}{L}$以使等效的Q_{PC}和Q_{PD}串联时的$\frac{W}{L}$等于p，得到Q_{PB}的$\frac{W}{L}$比值为$1.5p$(等效$\frac{\text{串联2}}{\text{并联3}}$)：

Q_{PB}: $\frac{W}{L} = 1.5p = 7.5 = \frac{1.875\mu m}{0.25\mu m}$

5. 扇入/扇出增加均会增加传播延迟；